

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-208830

(43)Date of publication of application : 28.07.2000

(51)Int.Cl. H01L 43/06
C30B 29/40
H01F 10/08
H01F 10/18
H01L 43/10

(21)Application number : 11-003758

(71)Applicant : HITACHI CABLE LTD

(22)Date of filing : 11.01.1999

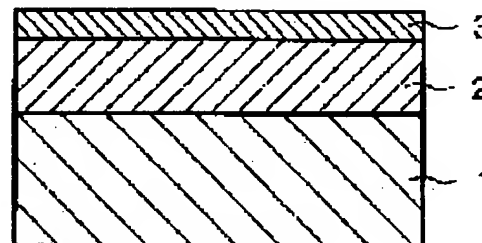
(72)Inventor : TANAKA TAKESHI
WAJIMA MINEO
SATO HIDEKI
OTOGI YOHEI

(54) COMPOUND SEMICONDUCTOR MULTILAYER THIN FILM AND MAGNETIC SENSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To make it possible to make compatible an increase in the mobility of InSb layers in a compound semiconductor multilayer thin film, which is used for a magnetic sensor or the like, with an increase in the resistance of the InSb layers.

SOLUTION: A compound semiconductor multilayer thin film is formed into a structure, wherein an InSb buffer layer 2 doped with one of Al, Be, Zn, Mg, O and Ga as impurities and an undoped, Te-doped or Se-doped InSb active layer 3 are deposited in order on a semiinsulative GaAs substrate 1. By doping the one of the Al, the Be, the Zn, the Mg, the O and the Ga to the part of the layer 2 having bad crystal characteristics, the resistivity of the layer 2 is augmented and most of a current is contrived so as to flow in the side of the layer 3 having comparatively no crystal defect, which is attributed to the main cause of the reduction in the mobility of the layer 2. As a result, the InSb layers result in showing excellent electrical characteristics of a high mobility and a high resistance as a whole.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-208830
(P2000-208830A)

(43) 公開日 平成12年7月28日 (2000.7.28)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)
H 0 1 L 43/06		H 0 1 L 43/06	S 4 G 0 7 7
C 3 0 B 29/40	5 0 2	C 3 0 B 29/40	5 0 2 C 5 E 0 4 9
H 0 1 F 10/08		H 0 1 F 10/08	A
10/18		10/18	B
H 0 1 L 43/10		H 0 1 L 43/10	
審査請求 未請求 請求項の数10 O L (全 7 頁)			

(21) 出願番号 特願平11-3758

(22) 出願日 平成11年1月11日 (1999.1.11)

(71) 出願人 000005120

日立電線株式会社

東京都千代田区大手町一丁目6番1号

(72) 発明者 田中 丈士

茨城県土浦市木田余町3550番地 日立電線
株式会社アドバンスリサーチセンタ内

(72) 発明者 和島 峰生

茨城県土浦市木田余町3550番地 日立電線
株式会社アドバンスリサーチセンタ内

(74) 代理人 100100240

弁理士 松本 孝

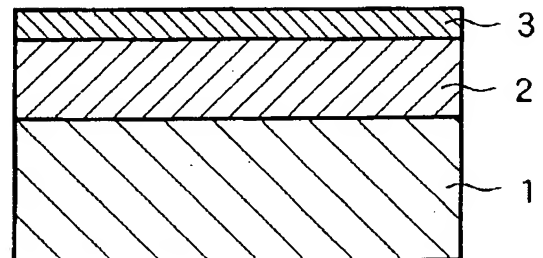
最終頁に続く

(54) 【発明の名称】 化合物半導体多層薄膜及び磁気センサ

(57) 【要約】

【課題】 磁気センサ等に用いられる化合物半導体多層薄膜における In Sb 層の高移動度化と高抵抗化とを両立させること可能にする。

【解決手段】 半絶縁性の Ga As 基板 1 上に、不純物として Al、Be、Zn、Mg、O または Ga の一つをドーピングした In Sb バッファ層 2 と、アンドープまたは Tc ドープまたは Sc ドープの In Sb 活性層 3 とを順次堆積させた構造とする。結晶特性の悪い In Sb バッファ層 2 の部分に、Al、Be、Zn、Mg、O または Ga の一つをドーピングすることによって、In Sb バッファ層 2 の抵抗率を増大させ、これにより、移動度低下要因となる結晶欠陥が比較的少ない In Sb 活性層 3 の側に電流の大部分が流れるようにする。これによって、In Sb 層は全体として高移動度かつ高抵抗という優れた電気特性を示すようになる。



【特許請求の範囲】

【請求項1】単位面積当たりの電気伝導率が0.005 S以下である半絶縁または絶縁性の物質と、前記物質上に形成され不純物としてAlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層と、前記InSbバッファ層上に形成されアンドープまたはSiまたはTeまたはSeがドーピングされたInSb活性層とからなることを特徴とする化合物半導体多層薄膜。

【請求項2】請求項1に記載の化合物半導体多層薄膜において、前記AlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層中の、特にAlとGaを合計した組成比率 x が $0.05 > x \geq 0.00$ であることを特徴とする化合物半導体多層薄膜。

【請求項3】請求項1または2に記載の化合物半導体多層薄膜において、前記AlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層中で、少なくともBe、Zn、Mgのうち1種類以上の原子と同時にSiまたはTeまたはSeのうち1種類以上の原子がドーピングされたことを特徴とする化合物半導体多層薄膜。

【請求項4】請求項1、2または3に記載の化合物半導体多層薄膜において、前記単位面積当たりの電気伝導率が0.005 S以下である半絶縁または絶縁性の物質をGaAsとしたことを特徴とする化合物半導体多層薄膜。

【請求項5】請求項1、2、3または4に記載の化合物半導体多層薄膜において、前記単位面積当たりの電気伝導率が0.005 S以下である半絶縁または絶縁性の物質と、前記AlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層との間に、InAlAsからなるバッファ層を設けたことを特徴とする化合物半導体多層薄膜。

【請求項6】単位面積当たりの電気伝導率が0.005 S以下である半絶縁または絶縁性である物質と、前記物質上に形成され不純物としてAlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層と、前記InSbバッファ層上に形成されアンドープまたはSiまたはTeまたはSeがドーピングされたInSb活性層と、前記InSb活性層上に設けられ、かつ前記InSb活性層との間にオーミック特性を有する電極と、前記InSb活性層上に形成された絶縁性保護膜とを備えたことを特徴とする磁気センサ。

【請求項7】請求項6に記載の磁気センサにおいて、前記AlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層中の、特にAlとGaを合計した組成比率 x が $0.05 > x \geq 0.00$ であることを特徴とする磁気センサ。

【請求項8】請求項6または7に記載の磁気センサにおいて、前記AlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層中で、少なくともBe、Zn、Mgのうち1種類以上の原子と同時にSiまたはTeまたはSeのうち1種類以上の原子がドーピングされたことを特徴とする磁気センサ。

【請求項9】請求項6、7または8に記載の磁気センサにおいて、前記単位面積当たりの電気伝導率が0.005 S以下である半絶縁または絶縁性の物質をGaAsとしたことを特徴とする磁気センサ。

【請求項10】請求項6、7、8または9に記載の磁気センサにおいて、前記単位面積当たりの電気伝導率が0.005 S以下である半絶縁または絶縁性の物質と、前記AlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層との間に、InAlAsからなるバッファ層を設けたことを特徴とする磁気センサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、シート抵抗値とホール移動度の両方を向上させた化合物半導体多層薄膜、及び前記化合物半導体多層薄膜を用いて作製した、低消費電力かつ高感度という優れた特性を有する磁気センサに関するものである。

【0002】

【従来の技術】全てのIII-V族化合物半導体結晶のうち最も高いキャリア移動度を有するInSb（インジウムアンチモン）の応用例の一つとして、磁電変換素子すなわち磁気センサ（磁気抵抗素子やホール素子）がよく知られている。この磁気センサは位置検出や速度検出用として、ブラシレスモータや、自動車用ABS、情報機器端末におけるCD-ROM及びDVD、VTRなど回転制御系に広く応用されている。

【0003】これら磁気センサ用のInSb薄膜は、電流のリークを防ぐため半絶縁性あるいは絶縁性の基板上に形成される必要がある。このため従来よりInSbは、『電気論A、117、7（1997）』に示されるように絶縁体である雲母や磁性酸化物の基板上に、あるいは『ジャーナル・オブ・アプライド・フィジクス、66、3618（1989）』に示されるように半絶縁であるGaAsやInP基板上に形成されていた。また、同じGaAs基板を用いる場合でも、『ジャーナル・オブ・ヴァキューム・サイエンス・テクノロジー、B14、2339（1996）』に示されるように、格子不整合緩和層として $Al_x In_{1-x} Sb$ （ $x \geq 0.07$ ）をバッファ層及びバリア層をしてGaAs基板上に形成し、その上にInSb活性層を成長する方法も知られていた。

50 【0004】

【発明が解決しようとする課題】しかしながら、従来技術には次のような問題点があった。

【0005】（問題点1）InSbを成長する基板物質として雲母やGaAsを用いた場合、基板とInSb層との間には大きな格子定数の差が存在するため、成長したInSb層中にはミスフィット転位など、大量の結晶欠陥が混入する。これらの結晶欠陥はInSb層中を走行する電子や正孔を散乱し、InSbの移動度を著しく低下させる。この結果、InSbを活性層として用いた素子において、動作や速度の低下が起こることが問題となっていた。

【0006】（問題点2）上に挙げた傾向は、特に基板とInSb層の界面近傍で著しいが、成長に伴い欠陥が緩和されるため、厚く成長したInSb層では上部すなわち表面付近において結晶欠陥の密度が減少する。この結果として、InSb膜厚が充分厚いと全体の移動度がある程度まで向上する、という効果が得られる。このことは、『ジャーナル・オブ・アプライド・フィジクス、74、1793（1993）』により公知になっている。ただし、この場合、結晶欠陥濃度が高く移動度が低い下部の層も全体の伝導には寄与するため、InSb層全体の抵抗値が著しく低下してしまうという欠点がある。この様な抵抗値の低いInSbを組み込んだ素子は、動作時に激しく発熱し、消費電力が大幅に増大するとともに、雪崩的にキャリアが発生することによって自己破壊が起こる恐れもあった。

【0007】このように従来技術では、InSb層の高移動度と高抵抗の両立が困難であった。

【0008】本発明の目的は、上記課題を解決し、InSb層の高移動度化と高抵抗化とを両立させること、及び得られたInSb層を利用して、感度が高く消費電力が小さい磁気センサの作製を可能とすることにある。

【0009】

【課題を解決するための手段】本発明者らは、化合物半導体多層薄膜におけるInSb層の高移動度化と高抵抗化との両立を図るべく鋭意研究した結果、結晶特性の悪いInSb層の部分（バッファ層）にAl（アルミニウム）またはBe（ベリリウム）またはZn（亜鉛）またはMg（マグネシウム）またはO（酸素）またはGa（ガリウム）を不純物としてドーピングすることによって、当該部分のInSb層の抵抗率を増大させることが非常に有効であることを見出した。本発明は、かかる認識を前提として、次のように構成したものである。

【0010】（1）請求項1に記載の化合物半導体多層薄膜は、単位面積当たりの電気伝導率が0.005S以下である半絶縁または絶縁性の物質と、前記物質上に形成され不純物としてAlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層と、前記InSbバッファ層上に形成されアンドーブまたはSiまたはTeまたはSeがドーピングされ

たInSb活性層とからなることを特徴とする。

【0011】また、請求項6に記載の磁気センサは、単位面積当たりの電気伝導率が0.005S以下である半絶縁または絶縁性の物質と、前記物質上に形成され不純物としてAlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層と、前記InSbバッファ層上に形成されアンドーブまたはSiまたはTeまたはSeがドーピングされたInSb活性層と、前記InSb活性層上に設けられ、かつ前記InSb活性層との間にオーミック特性を有する電極と、前記InSb活性層上に形成された絶縁性保護膜とからなることを特徴とする。

【0012】上記請求項1または6記載の発明によれば、半絶縁または絶縁性の物質上に、InSbバッファ層とInSb活性層とを順次堆積した構造において、結晶特性の悪いInSbバッファ層の部分に、AlまたはBeまたはZnまたはMgまたはOまたはGaを不純物としてドーピングすること、すなわちAl、Be、Zn、Mg、OまたはGaよりなる群より選択される一または複数の原子を不純物としてドーピングすることによって、InSbバッファ層の抵抗率を増大させることができる。これによってInSbバッファ層への電流の漏れ量を大幅に減少させることができる。すると、移動度低下要因となる結晶欠陥が比較的少ないアンドーブまたはTeドーブまたはSeドーブのInSb活性層側に電流の大部分が流れるようになるため、InSb層は全体として高移動度・高抵抗という優れた電気特性を示すようになる。

【0013】また、磁気センサの感度は移動度に比例し、磁気センサの消費電力は比抵抗に反比例することから、得られたInSb層を用いることにより、磁気センサは高感度・低消費電力という優れた素子特性を呈するようになる。

【0014】すなわち、従来技術ではInSb層の高移動度と高抵抗の両立は困難であったが、本発明者らは、今回、低移動度層を高抵抗化することにより、前記低移動度層が全体の電気特性に及ぼす悪影響を最小限に留めることに成功し、使用時のInSb層の高移動度化と高抵抗化の両方に成功した。また、このInSb層を用いたホール素子等の磁気センサの高感度化、低消費電力化にも成功した。

【0015】（2）ところで、InSb活性層は、その実用的な厚さが、疑似整合状態を維持できる臨界膜厚以下となるようにする必要がある。そのためには、AlがドーピングされたInSbバッファ層のAl組成比を、InSb活性層の成長層中にミスフィット転移が導入されない範囲の値とすることが重要である。これは、前記請求項1の化合物半導体多層薄膜または請求項6の磁気センサにおいて、AlがドーピングされたInSbバッファ層中の、特にAlとGa（例えば基板側から熱拡散

されるGa)とを合計した組成比率 x を、 $0.05 > x \geq 0.00$ の範囲とすることで達成することができる(請求項2、7)。

【0016】(3)請求項1または2の化合物半導体多層薄膜及び請求項6または7の磁気センサは、前記AlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層中で、少なくともBe、Zn、Mgのうち1種類以上の原子と同時にSi(ケイ素)またはTe(テルル)またはSe(セレン)のうち1種類以上の原子がドーピングされたものから得ることができる(請求項3、8)。

【0017】(4)請求項1、2または3の化合物半導体多層薄膜または請求項6、7または8に記載の磁気センサにおいて、前記単位面積当たりの電気伝導率が 0.005 S 以下である半絶縁または絶縁性の物質として適切なものとしては、具体的にはGaAsがある(請求項4、9)。

【0018】(5)請求項1、2、3または4の化合物半導体多層薄膜または請求項6、7、8または9に記載の磁気センサにおいて、前記単位面積当たりの電気伝導率が 0.005 S 以下である半絶縁または絶縁性の物質と、前記AlまたはBeまたはZnまたはMgまたはOまたはGaがドーピングされたInSbバッファ層との間には、InAlAsからなるバッファ層を設けることができる(請求項5、10)。

【0019】

【発明の実施の形態】以下、本発明を図示の実施形態に基づいて説明する。

【0020】図1に、本発明に係る化合物半導体多層薄膜の実施形態を示す。図1において、1は単位面積当たりの電気伝導率が 0.005 S 以下である半絶縁または絶縁性の物質としてのGaAsから成る基板であり、このGaAs基板1上には、不純物としてBeがドーピングされたInSb薄膜(InSbバッファ層)と、アンドープのInSb薄膜(InSb活性層)3とが順次堆積されている。

【0021】既に述べたように、結晶特性の悪いInSbバッファ層2の部分にBeを不純物としてドーピングすることによって、InSbバッファ層2の抵抗率を増大させることができ、これによってInSbバッファ層2への電流の漏れ量を大幅に減少させることができる。すると、相対的に、移動度低下要因となる結晶欠陥が比較的少ないアンドープのInSb活性層3の側に電流の大部分が流れるようになるため、InSb層は全体として高移動度かつ高抵抗という優れた電気特性を示すようになる。

【0022】InSbバッファ層2に添加する不純物はBeに限定されない。上記の高移動度かつ高抵抗という優れた電気特性は、InSb活性層3のシート抵抗がInSbバッファ層2のものより低いという条件の下で、

InSbバッファ層2の不純物として、Beの代わりにAlまたはZnまたはMgまたはOまたはGaのうちのいずれか一つをドーピングしても得ることができる。また、InSb活性層3も同様であって、InSb活性層3のシート抵抗がInSbバッファ層2のものより低いという条件の下で、アンドープからSiドーブまたはTeドーブまたはSeドーブのものに変更しても、上記高移動度かつ高抵抗という優れた電気特性を得ることができる。

【0023】上記のInSbバッファ層2及びInSb活性層3として分けられる部分を持つInSb薄膜の形成は、例えばInSbバッファ層2中で、少なくともBe、Zn、Mgのうち1種類以上の原子と同時にSiまたはTeまたはSeのうち1種類以上の原子をドーピングするという方法で行うことができる。

【0024】ところで、InSb活性層3は、その実用的な厚さが、疑似整合状態を維持できる臨界膜厚以下となるようにする必要があるため、InSbバッファ層2が例えばAlドーブのInSbバッファ層である場合には、そのInSbバッファ層2のAl組成比、正確にはAlとGa(例えば基板側から熱拡散されるGa等)とを合計した組成比率 x が、 $0.05 > x \geq 0.00$ の範囲に入るようにする。これによりInSb活性層3の成長層中にミスフィット転移が導入されなくなる。

【0025】図2及び図3に、上記化合物半導体多層薄膜を用いて作製した磁気センサの実施形態を示す。この磁気センサは、上記のようにして得られた化合物半導体多層薄膜をエッチング加工して十字形状の感磁部層とし、その十字形状の感磁部層を構成しているInSb活性層3の表面を絶縁性保護膜5で覆った後、その十字形端部の保護膜を除去して部分的にInSb活性層3を露出させ、その露出部分に、当該InSb活性層3との間にオーミック特性を有する電極4を設けた構成を有する。

【0026】この磁気センサの構成も、半絶縁性のGaAs基板1上に、上述のInSbバッファ層2とInSb活性層3とを有するものであり、結晶特性の悪いInSbバッファ層2の部分には、AlまたはBeまたはZnまたはMgまたはOまたはGaが不純物としてドーピングされ、その抵抗率が增大されているため、InSbバッファ層2への電流の漏れ量が大幅に減少し、相対的に、移動度低下要因となる結晶欠陥が少ないアンドープまたはTeドーブまたはSeドーブのInSb活性層3側に電流の大部分が流れるようになる。このため、InSb層は全体として高移動度かつ高抵抗という優れた電気特性を有する。また、磁気センサの感度は移動度に比例し、磁気センサの消費電力は比抵抗に反比例することから、得られたInSb層を用いることにより、磁気センサは高感度かつ低消費電力という優れた素子特性を有する。

【0027】上記GaAs基板1とInSbバッファ層2との間には、必要に応じ、InAlAsからなるバッファ層を設けることもできる。

【0028】

【実施例】次に実施例について説明する。

【0029】【実施例1】図6は、本発明の一実施例に係る化合物半導体多層薄膜（サンプルC）の断面図であり、図4及び図5は、比較例として試作した化合物半導体多層薄膜（サンプルA、B）の断面図である。

【0030】具体的に説明すると、比較例である図4（サンプルA）のものは半絶縁性のaAs基板11の表面に、MBE（分子線エビタキシャル成長）装置を用いて、膜厚200nmのInSb活性層12を成長した化合物半導体薄膜であり、同じく比較例である図5（サンプルB）のものは、半絶縁性のGaAs基板11の表面に、MBE装置を用いて、膜厚800nmのInSb活性層13を成長した化合物半導体薄膜（サンプルB）である。

【0031】一方、本発明の実施例である図6（サンプルC）のものは、半絶縁性のGaAs基板11の表面に、MBE装置を用いて、厚さ400nmの半絶縁Al_xIn_{1-x}Sb（x=0.15）バッファ層14と、厚さ200nmのBeドープInSb（Be:3×10¹⁷cm⁻³）バッファ層15、及び厚さ200nmのアンドープ *

*InSb活性層16を成長した化合物半導体多層薄膜から成る。

【0032】これら各サンプルA～Cの化合物半導体多層薄膜を用いて、次のようにして各サンプルA～Cのホール素子を作成した。まず、InSb活性層21（図7（a））を、公知のフォトリソグラフィ技術を利用して、十字形状に感磁部層となるべき領域及び入出力電極を形成するべき領域が残るようにエッチング加工し、下の半絶縁性GaAs基板11の層を露出させることにより、十字形状の感磁部層をメサ状に形成する（図7（b））。次に、この感磁部層を保護するため、絶縁性保護膜23としてSiO₂膜を蒸着する（図7（c））。次に、十字形感磁部層の末端部における絶縁性保護膜23を除去してInSb活性層を露出させ（図7（d））、ここにInSb層との間でオーミック特性を有するAu/Ge電極24を蒸着により張り付ける（図7（c））、という手順によりホール素子を作成した。

【0033】これらサンプルA～Cの化合物半導体多層薄膜を用いた各ホール素子について、単位面積当たりの抵抗値及びキャリア移動度を、ファン・デル・パウ（vander Pauw）法によるホール測定により測定した。この結果を、表1に示す。

【0034】

【表1】

	ホール移動度 (cm ² /Vs)	シート抵抗値 (Ω/sq)
サンプルA (比較例)	10,700	410
サンプルB (比較例)	28,800	75
サンプルC (実施例)	30,900	224

【0035】この化合物半導体薄膜の電気特性表から分かるように、比較例のサンプルAにおいては、電子の移動度はGaAs/InSb界面で生じる欠陥の影響を受けて、移動度は10,700cm²/Vs程度に留まっている。この場合、従来技術の（問題点1）として指摘した不都合が生じる、すなわち充分な移動度が得られていないことから、この薄膜を素子へ応用しても高感度などの優れた特性は得られない。

【0036】比較例のサンプルBについては、結晶欠陥が減少したことにより、サンプルAのホール移動度28,800cm²/Vsという値に比べて、ホール移動度に約3倍の向上が見られる。しかしながら、サンプルBは上記サンプルAに比べて膜厚を厚くしており、シート抵抗値は上記サンプルAの5分の1～6分の1にまで減少してしまっている。この場合、従来技術の（問題点2）として指摘した不都合が生じる、すなわち充分高い比抵抗が得られていないことから、消費電力が増大してしまい、素子への応用は困難である。

【0037】これら2つのサンプルA、Bに対し、本発明の実施例に係るサンプルCの場合、移動度については

30,900cm²/Vsと、サンプルBと同様あるいはそれ以上の高い移動度が得られており、なおかつ、不純物ドーピングにより、低移動度InSb層（BeドープInSbバッファ層15）になるべく電流が流れない構造となっているため、全体のシート抵抗値についても、224Ω/sqと、非常に高い値が得られており、この値は同様の移動度が得られたサンプルBの約3倍にも達している。

【0038】要するに、本実施例によれば、従来両立させることが困難であった半絶縁性の基板上に高移動度かつ高抵抗のInSb層を形成することを実現することができた。また、このInSb層を応用して作製したホール素子においては、その高移動度に比例した大きな感度と、その抵抗値に反比例した低消費電力特性とを合わせ持つ素子とすることができた。

【0039】上記の現象は、InSb活性層16のシート抵抗がInSbバッファ層15よりも低いという条件の下で、InSbバッファ層15へのドーピング種をBcからAlまたはZnまたはMgまたはOまたはGaへ変更しても観察され、またInSb活性層16をアンド

ープからSiドープまたはTeドープまたはSeドープへ変更しても観察された。また、上記の例ではInSbバッファ層15の厚さを200nm、InSb活性層の厚さを200nmとしたが、本発明の効果はInSb活性層16のシート抵抗がInSbバッファ層15よりも低いという条件の下であれば、膜厚に関係なく観察される。

【0040】【実施例2】図8はJ. W. Matthews等により提案されたジャーナル・オブ・クリスタル・グロウス（1974年、27号、118ページ）で公知となっている式を用いて計算した、InSbバッファ層中のAl組成比に対する、InSb活性層の臨界膜厚を示している。この図によると、例えばInSbバッファ層中のAl組成比を『ジャーナル・オブ・ヴァキューム・サイエンス・テクノロジー、B14、2339（1996）』で示されるように、0.07とした場合には、InSb活性層は40nmの膜厚を超えて成長しようとしたとき、格子不整合による応力に耐えきれず、成長層中にミスフィット転位が導入されることが解る。

【0041】実用上の厚さである50nm以上の膜厚でInSb層を成長するためには、この図からAl組成比は0.05未満とすることが望ましい。よって、InSb活性層を正常に成長するには、InSbバッファ層中の、Al及びAlと同じIII族元素であるGaを合計した組成比率 x を、 $0.05 > x \geq 0.00$ とすることが必要であることが解る。

【0042】

【発明の効果】以上説明したように本発明によれば、半絶縁または絶縁性の物質上に、InSbバッファ層とInSb活性層とを順次堆積した構造において、結晶特性の悪いInSbバッファ層の部分に、AlまたはBeまたはZnまたはMgまたはOまたはGaを不純物としてドーピングすることによって、InSbバッファ層の抵抗率を増大させ、当該InSbバッファ層への電流の漏れ量を大幅に減少させることができる。また、これにより、移動度低下要因となる結晶欠陥が比較的少ないアンドープまたはTeドープまたはSeドープのInSb活性層の側に電流の大部分が流れるようになるため、InSb層は全体として高移動度かつ高抵抗という優れた電気特性を示す。

【0043】また、磁気センサの感度は移動度に比例し、磁気センサの消費電力は比抵抗に反比例することから、得られたInSb層を用いることにより、磁気セン

サは高感度かつ低消費電力という優れた素子特性を呈する。

【図面の簡単な説明】

【図1】本発明の一実施形態に係る化合物半導体多層薄膜の縦断面図である。

【図2】本発明の一実施形態に係る磁気センサの断面図である。

【図3】本発明の一実施形態に係る磁気センサの上面図である。

【図4】比較例として半絶縁性GaAs基板上に厚さ200nmのInSbを成長した化合物半導体多層薄膜（サンプルA）の断面図である。

【図5】比較例として半絶縁性GaAs基板上に厚さ800nmのInSbを成長した化合物半導体多層薄膜（サンプルB）の断面図である。

【図6】本発明の一実施例であり、半絶縁性のGaAs基板上に、Al-InSbバッファ層、BeドープInSbバッファ層、及びアンドープInSb活性層を成長した化合物半導体多層薄膜（サンプルC）の断面図である。

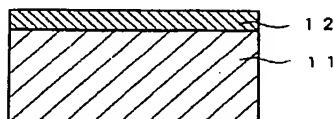
【図7】本発明の一実施例に係る化合物半導体多層薄膜を用いた磁気センサの作製工程を示した図である。

【図8】本発明の一実施例に係る化合物半導体多層薄膜のInSbバッファ層のAlのドーピング量とInSb活性層の臨界膜厚との関係を示した図である。

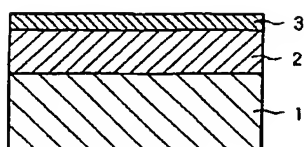
【符号の説明】

- 1 半絶縁性のGaAs基板
- 2 BeドープInSbバッファ層
- 3 アンドープInSb活性層
- 4 電極
- 5 絶縁性保護膜
- 11 半絶縁性のGaAs基板
- 12 厚さ200nmのInSb活性層
- 13 厚さ800nmのInSb活性層
- 14 厚さ400nmの $Al_x In_{1-x} Sb$ ($x=0.1$) バッファ層
- 15 厚さ200nmのBeドープInSbバッファ層
- 16 厚さ200nmのアンドープInSb活性層
- 21 InSb活性層
- 22 半絶縁性のGaAs基板
- 23 絶縁性保護膜
- 24 電極

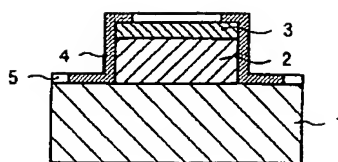
【図4】



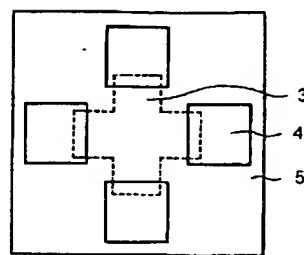
【図1】



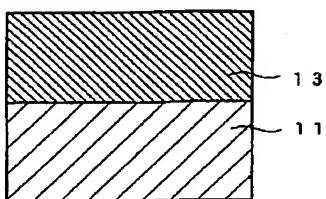
【図2】



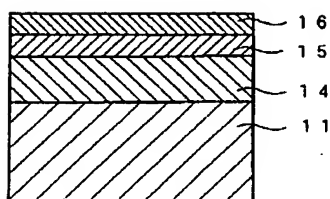
【図3】



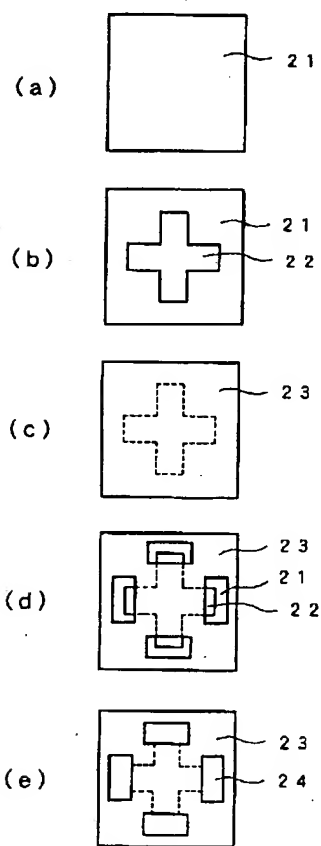
【図5】



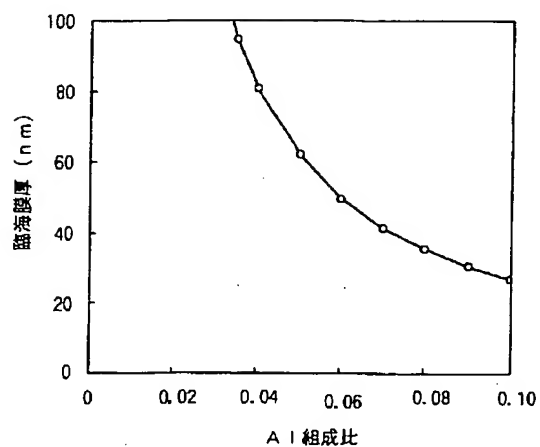
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 佐藤 秀樹

茨城県土浦市木田余町3550番地 日立電線
株式会社アドバンスリサーチセンタ内

(72)発明者 乙木 洋平

茨城県日立市日高町5丁目1番1号 日立
電線株式会社日高工場内

Fターム(参考) 4G077 AA03 BE41 DA05 EB01 EF01
5E049 AA09 AA10 AC05 BA30